

PATENT ABSTRACTS OF JAPAN

(1)Publication number : 04-337919
(43)Date of publication of application : 25.11.1992

(51)Int.Cl.

H03K 17/08

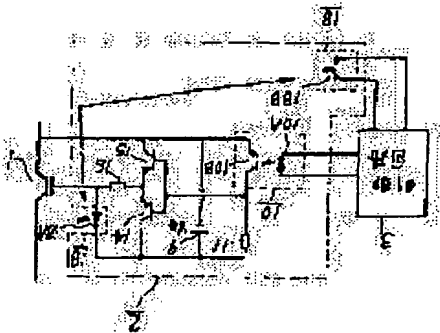
(21)Application number : 03-110260
(71)Applicant : MITSUBISHI ELECTRIC CORP
(22)Date of filing : 15.05.1991
(72)Inventor : NISHIZAWA YUJI

(54) OVER CURRENT PROTECTING DEVICE FOR POWER ELEMENT

(57)Abstract:

PURPOSE: To protect the power element from an over current and short-circuiting with simple circuit configuration by limiting the increase of a gate voltage in a power element by using a photocoupler, and detecting the over current.

CONSTITUTION: The photocoupler 18 is inserted into a base amplifier circuit 2, an LED 18A on the input side is connected between the gate of a power element 1 and the positive side terminal of a power source 9 for driving the gate, and a phototransistor 18B on the output side is connected to a control circuit 13. Namely, the LED 18A clamps the gate voltage of the power element 1 caused by the over current of a main circuit in the short-circuiting so as to limit the increase, and the phototransistor 18B outputs a current corresponding to the electrifying current of the LED 18A as the detecting signal of the over current. By the input of this detection signal, the control circuit 3 outputs a control signal so as to stop or limit the energizing of the power element 1. Namely, the photocoupler 18 can realize the three operations such as the clamp of the gate voltage, the insulation of the main circuit and the control circuit and the detection of the over current.



LEGAL STATUS

[Date of request for examination]
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C): 1998,2003 Japan Patent Office

第2674355号

(11) 特許番号

(12) 特許公報 (B 2)

(19) 日本国特許庁 (J P)

(45) 発行日 平成9年(1997)11月12日

(24) 登録日 平成9年(1997)7月18日

(51) Int. Cl.

識別記号

片内整理番号

H 0 3 K 17/08

H 0 3 K 17/08

F

技術表示箇所

請求項の数4(全 6 頁)

(21) 出願番号	特願平3-110260
(22) 出願日	平成3年(1991)5月15日
(65) 公開番号	特願平4-337919
(43) 公開日	平成4年(1992)11月25日
(73) 特許権者	三菱電機株式会社 000006013
(72) 発明者	西澤 勇治 東京都千代田区丸の内二丁目2番3号
(74) 代理人	井理士 宮田 金雄 (外3名) 三菱電機株式会社 名古屋製作所内 名古屋市中区矢田南五丁目1番14号 三
審査官	川名 幹夫
(56) 参考文献	特願 昭63-95728 (J P, A) 特願 昭63-180217 (J P, A)

(54) 【発明の名称】 バワー素子の過電流保護装置

1

(57) 【特許請求の範囲】

【請求項1】 負荷回路に挿入されたパワー素子のゲートとゲート駆動用直流電源の正極間に入力側が挿入さ

れ、過電流による上記パワー素子のゲート電圧の上昇を制限すると共に、上記過電流に起因する入力側の電流を

絶縁して出力可能なホトカトラを備え、上記ホトカトラの出力を上記過電流の検出信号として上記パワー素子の

過電流を遮断もしくは制限するパワー素子の過電流保護装置。

【請求項2】 負荷回路に挿入されたパワー素子をON /OFF制御すべく制御信号を出力する制御回路と、上

記制御信号を入力し、増幅して上記パワー素子のゲートに供給する制御信号増幅手段と、上記パワー素子のゲート

と上記制御信号増幅手段のゲート駆動用直流電源の正極間に入力側が挿入され、過電流による上記パワー素子

2

のゲート電圧の上昇を制限すると共に、上記過電流に起因する入力側の電流を絶縁して出力可能なホトカトラと

を備え、上記制御回路が上記パワー素子の過電流を遮断もしくは制限する制御信号を出力するように上記ホトカ

トラの出力を上記制御回路に入力することを特徴とするパワー素子の過電流保護装置。

【請求項3】 負荷回路に挿入されたパワー素子をON /OFF制御すべく制御信号を入力し、増幅して上記パワー素子のゲートに出力する制御信号増幅手段と、上記

パワー素子のゲートと上記制御信号増幅手段のゲート駆動用直流電源の正極間に入力側が挿入され、過電流によ

る上記パワー素子のゲート電圧の上昇を制限すると共に、上記過電流に起因する入力側の電流によりON /OFF

制御されるスイッチング手段を出力側に有するホトカトラとを備え、上記パワー素子の過電流を遮断するよ

3

うに上記制御信号増幅手段への制御信号の入力を遮断すべく、上記ホトカフラの出力側が上記制御信号増幅手段の入力側に挿入されたことを特徴とするパワ要素の過電流保護装置。

【請求項4】 請求項3記載のパワ要素の過電流保護装置において、ホトカフラはその出力側に上記パワ要素のゲートとエミッタ間に接続され、上記パワ要素の過電流を遮断するように上記パワ要素のゲートとエミッタ間を短絡することを特徴とするパワ要素の過電流保護装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明はIGBT、パワMOSFET、バイポーラトランジスタのときパワ要素を過電流から保護するパワ要素の過電流保護装置に関するものである。

【0002】

【従来の技術】 図6は誘導電動機速度制御を行なうインバータ等における負荷回路に挿入されたパワ要素を過電流、もしくは短絡から保護するための従来の一般的な過電流保護回路装置の回路図を示したものである。図6に於て、1はパワ要素としてのIGBTであるが、以下パワ要素1として記載する。2はパワ要素1を駆動するための制御信号増幅手段としてのゲートドライバ、3はゲートドライバ2に制御信号を出力する制御回路を示す。4はパワ要素1に直列に接続された過電流検出のためのシント抵抗器、5はシント抵抗器4の電位差を絶縁して制御回路に伝達する絶縁回路を示す。【0003】 一般に、パワ要素1の主回路と制御回路3とはゲートドライバ2にて電氣的に絶縁されている。負荷回路、即ち、主回路の過電流保護はパワ要素1の主電流 I_c をシント抵抗4にて検出し、絶縁回路5にて電氣的に絶縁し、上記検出信号を制御回路3に伝達し、上記検出信号が所定のレベルに達したらパワ要素1に対して遮断をかける。

【0004】 図7は図6に示したパワ要素1を含む主回路の過電流特時の等価回路であり、図8は図7に示した回路の動作の説明図である。図7において、6は主回路電源、7はパワ要素1のコクタ、ゲート間寄生容量 C_{gs} は短絡を等価的に生じせしめるスイッチ（以下、 S_{wt} と記す）を示す。

【0005】 図7に示した回路において、 S_{w8} がOFFの時、パワ要素1のコクタ、エミッタ間電圧 V_{ce} は0Vである。この状態で短絡、即ち、図8Aに示すように、 S_{w8} がONするとパワ要素1のコクタ、エミッタ間には主回路電源6の直流電圧 V_{dc} のスイッチング電圧が印加され、パワ要素1には図8Bに示す如くコクタ電流 I_c が流れる。

【0006】 パワ要素1には寄生容量 C_{gs} が存在するので、パワ要素1のゲート、エミッタ間電圧 V_{gs} は図8

4

Cの如く、標準の電圧 V_{gs1} より ΔV_{gs1} 上昇する。この結果として V_{gs1} がゲートドライバ2の駆動用直流電源の電圧を上まわり、コクタ電流 I_c が更に増大する。

【0007】 図9は図7に示した制御信号増幅手段としてのゲートドライバ2の回路の詳細図である。図9において、9はゲートドライバ2の駆動用直流電源、10は制御回路3からの制御信号を絶縁して入力するホトカフラでありLED10Aとホトカフラ10Bにて構成されている。11、13、14は抵抗器、12、14、16はトランジスタを示す。17はパワ要素1のゲートGとゲートドライバ2の正側端子との間に挿入されたタイオ

10

ードである。

【0008】 パワ要素1に過電流が流れたときにおけるパワ要素1のゲート電圧 V_{gs} の上昇を抑える目的で、従来は図9に示すようにパワ要素1のゲート端子Gとゲートドライバ2のゲート駆動用電源9の正側端子 (V_{gs}) の間にタイオフ17を接続し、パワ要素1のゲート電圧 V_{gs} を V_{gs1} にクランプすることで短絡事故時の1のピーク値を減らしている。この結果、短絡が開始してからパワ要素1が破壊するまでの時間を長くすることができ、即ち、短絡耐量が増えられる。

【0009】

【発明が解決しようとする課題】 従来のパワ要素の過電流保護装置は以上のように構成されており、図6に示した従来例では負荷回路に挿入されたシント抵抗器の発熱が大きき、また、過電流検出のための絶縁回路も比較的の高価であり、損失の増大、装置の大型化、コストアップとなり、また、図9に示した例ではパワ要素のピーク電流は減少し、その分短絡耐量（負荷回路の短絡から上記パワ要素が破壊するまでの時間）は上がるが、短絡を検知し、遮断をかけるためには別途図6に示した従来例のとき電流検出手段を必要とし、やはり装置の大型化、コストアップとなるなどの問題点があった。

【0010】 この発明は、上記のような問題点を解決するためになされたもので、比較的簡単な回路構成で過電流、短絡から上記パワ要素を保護するパワ要素の過電流保護装置を得ることを目的とする。

【0011】

【課題を解決するための手段】 第1の発明に係わるパワ要素の過電流保護装置は、負荷回路に挿入されたパワ要素をO

50

【0018】また、第4発明においては、制御信号増幅手段は制御信号を入力し、増幅してパワ－素子のゲートに出力し、ホトカワラは過電流による上記パワ－素子のゲート電圧の上昇を制限すると共に、上記パワ－素子のゲートとエミッタ間を短絡し、過電流時における上記パワ－素子の通電を遮断する。

【0019】

【実施例】実施例1、第1及び第2の発明の一実施例を図1により説明する。図中、従来例と同じ符号で示されたものは従来例のそれと同一もしくは同等なものを示す。

【0020】図1はパワ－素子1の過電流保護装置としての回路図である。図1において、10は制御回路3からの制御信号を絶縁して入力するホトカワラ、18は本発明の主要な構成要素をなすホトカワラであり、その入力側としてのLED18Aと出力側としてのホトランスタ18Bから構成され、LED18Aはパワ－素子1のゲートとゲート駆動用直流電源9の正端子間に図1に示す向きに接続され、ホトランスタ18Bは制御回路3に接続されている。

【0021】次に動作について説明する。ホトカワラ18を図1に示すように接続することによって、入力側としてのLED18Aは図9に示したタイオフ17と等価な作用をなし、短絡時のごとき主回路の過電流に起因するパワ－素子1のゲート電圧V_gの上昇を制限するようになす。出力側としてのホトランスタ18Bは上記過電流の大小に応じて増減するLED18Aの通電電流に応じた電流を上記過電流の検出信号として出力可能であり、制御回路はこの検出信号の入力により上記パワ－素子1の通電を遮断もしくは制限するように制御信号を出力する。

【0022】以上のように、ヘスアソソ回路2にホトカワラ18を挿入、接続することにより、短絡時のパワ－素子1のゲート電圧V_gの上昇を抑えると共に、ホトカワラ18の入力電流が流れた際に過電流（短絡）と判断して制御回路2に伝達する。即ち、ゲート電圧のクラッシュ、主回路と制御回路の絶縁、及び過電流の検知という3つの動作をホトカワラ18唯1個で実現することができ。

【0023】実施例2、第3の発明の一実施例を図2により説明する。図2の回路構成は図1に示したものとほぼ同一であり、ホトカワラ18の出力側であるホトランスタ18Bが制御回路3の制御信号出力側とホトカワラ10の入力側としてのLED10A間に挿入接続されている点異なる。

【0024】図2において、ホトカワラ10は制御回路3と主回路を絶縁するためのものである。ホトカワラ18の入力は実施例1と同様であるが出力が上記絶縁のためホトカワラ10の入力に直接接続されているため過電流の際、この過電流を検出して、たまたちに制御信号の

N/OFF制御すべく制御信号を出力する制御回路と、上記制御信号を入力し、増幅して上記パワ－素子のゲートに供給する制御信号増幅手段と、上記パワ－素子のゲートと上記制御信号増幅手段のゲート駆動用直流電源の正端子間に入力側が挿入され、過電流による上記パワ－素子のゲート電圧の上昇を制限すると共に、上記過電流に起因する入力側の電流を絶縁して出力可能なホトカワラとを備え、上記制御回路が上記パワ－素子の過電流を遮断もしくは制限する制御信号を出力するように上記ホトカワラの出力を上記制御回路に入力するものである。

【0013】また、第3の発明に係わるパワ－素子の過電流保護装置は、負荷回路に挿入されたパワ－素子をON/OFF制御すべく制御信号を入力し、増幅して上記パワ－素子のゲートと上記制御信号増幅手段のゲート間に駆動用直流電源の正端子間に挿入され、過電流による上記パワ－素子のゲート電圧の上昇を制限すると共に、上記過電流に起因する入力側の電流によりON/OFF制御されるスイッチング手段を出力側に有するホトカワラとを備え、上記パワ－素子の過電流を遮断するようになす。上記パワ－素子の過電流による上記パワ－素子のゲート電圧の上昇を制限すると共に、上記過電流に起因する入力側の電流によりON/OFF制御されるスイッチング手段を出力側に有するホトカワラは、上記パワ－素子の過電流による上記パワ－素子のゲートとエミッタ間に接続され、上記パワ－素子の過電流を遮断するようになす。上記パワ－素子のゲートとエミッタ間を短絡するものである。

【0014】また、第4の発明に係わるパワ－素子の過電流保護装置は第3の発明に係わるパワ－素子の過電流保護装置において、ホトカワラはその出力側を上記パワ－素子のゲートとエミッタ間に接続され、上記パワ－素子の過電流を遮断するようになす。上記パワ－素子のゲートとエミッタ間を短絡するものである。

【作用】第1の発明においては、ホトカワラはその入力側が負荷回路に挿入されたパワ－素子のゲートとゲート駆動用直流電源の正端子間に挿入され、過電流による上記パワ－素子のゲート電圧の上昇を制限すると共に、出力側電流を上記過電流の検出信号として上記パワ－素子の側電流を遮断もしくは制限する。

【0016】また、第2の発明においては、制御回路は負荷回路に挿入されたパワ－素子をON/OFF制御すべく制御信号を出力し、制御信号増幅手段は上記制御信号を入力し、増幅して上記パワ－素子のゲートに出力し、ホトカワラは過電流による上記パワ－素子のゲート電圧の上昇を制限すると共に、上記制御回路から上記パワ－素子の通電を遮断もしくは制限する信号を出力すべく上記過電流の検出信号を上記制御回路に出力する。

【0017】また、第3の発明においては、制御信号増幅手段は制御信号を入力し、増幅してパワ－素子のゲートに出力し、ホトカワラは過電流による上記パワ－素子のゲート電圧の上昇を制限すると共に、上記パワ－素子の通電を遮断するようになす。上記制御信号の増幅手段への入力

入力を選断し、より簡易的にパワー素子の選断ができ

る。

【0025】図3は図2に示した回路において、ホトカ
ラ18の出力側のホトカアラ18にトランスジ
スタ19をターリント接続し、ホトカアラ18の出力
側を上記ターリント接続されたトランスジスタ19を介
してホトカアラ10の1次側に接続した例である。この
ように、ホトカアラ18の出力にトランスジスタ19をタ
ーリント接続するとより電流量を増すことができ、
制御信号の入力を随実選断できる。

【0026】実施例3、第4の発明の一実施例を図4に
より説明する。図4の回路構成は図1、図2に示したも
のとはほぼ同一であり、ホトカアラ18の出力側であるホ
トカアラ18Bがパワー素子1のゲートG、エミ
ッタE間に接続されている点異なる。

【0027】動作は、過電流の際にパワー素子1のゲー
ト電圧 V_{gs} が上昇すると第2のホトカアラ18がオン
し、パワー素子1のゲートエミッタ間の電圧 V_{ds} を下
げ、パワー素子1をオフする。

【0028】図5は図3に示した回路と同様にホトカア
ラ18の出力にトランスジスタ19をターリント接続し
た例であり、電流量を増大したもので、パワー素子1
のゲートエミッタ間の電圧 V_{gs} を随実下げ、パワー素
子1を随実オフする効果が得られる。

【0029】実施例4、以上の実施例1～3の説明では
パワー素子としてIGBTを例にとって説明したが、1
GBTだけに限定されなく、パワーMOSFET、バイポーラ
トランジスタ等でも同様に短絡時にター
ト又はベース電圧が上昇するので第1～第4の発明によ
り同様の効果が得られる。

【0030】即ち、この発明によれば、IGBT、パワ
ーMOSFET、バイポーラトランジスタ等のパワー素
子1の過電流時のゲート電圧上昇をホトカアラ18で検
出し、パワー素子1をオフするようにし、かつホトカア
ラ18の入力側LED18Aにてゲート電圧上昇を抑え
るようにした。よって、ゲート電圧のクラッシュ、絶縁
過電流の検知という3つの動作をホトカアラ1個で可
能にしたので、安価で小型かつ損失の少ないパワー素子
1の過電流保護回路が実現できた。

【0031】

【発明の効果】以上のように、第1の発明によれば、ホ
トカアラの入力側をパワー素子のゲートと制御信号増幅
手段のゲート駆動用直流電源の正側間に挿入して過電流
による上記パワー素子のゲート電圧の上昇を制限すると
共に、出力を上記過電流の検出信号とし、この検出信号
を用いて上記パワー素子の過電流を選断もしくは制限す

るようにしたので、また、第2の発明によれば、出力を
上記過電流の検出信号とし、この検出信号を制御回路に
入力し、上記制御回路が上記パワー素子の過電流を選断
もしくは制限する信号を出力するようにしたので、上記
パワー素子の短絡耐量を上げ、かつ、短絡検知できるも
のが比較的安価に得られる効果がある。

【0032】また、第3の発明によれば、ホトカアラの
入力側をパワー素子のゲートと制御信号増幅手段のゲー
ト駆動用直流電源の正側間に挿入して過電流による上記
パワー素子のゲート電圧の上昇を制限すると共に、上記
ホトカアラの出力側を制御信号増幅手段の入力側に挿入
し、上記パワー素子の過電流を選断するように上記制御
信号の入力を制御するようにしたので、また、第4の発
明によれば、第3の発明におけるホトカアラの出力側を
上記パワー素子のゲートとエミッタ間に挿入し、上記過
電流の検出時に上記ゲートとエミッタ間を短絡して上記パ
ワー素子の過電流を選断するようにしたので、上記パ
ワー素子の短絡耐量を上げるものが比較的安
価に得られる効果がある。

20

【図面の簡単な説明】

【図1】第1及び第2の発明の一実施例としてのパワー

素子の過電流保護装置の回路図である。

【図2】第3の発明の一実施例としてのパワー素子の過

電流保護装置の回路図である。

【図3】図2に示したホトカアラの出力側にトランスジ

スタをターリント接続した例を示す図である。

【図4】第4の発明の一実施例としてのパワー素子の過

電流保護装置の回路図である。

【図5】図4に示したホトカアラの出力側にトランスジ

スタをターリント接続した例を示す図である。

【図6】従来のパワー素子の過電流保護装置の回路図で

ある。

【図7】図6に示した回路の等価回路図である。

【図8】図7に示した等価回路図の動作説明である。

【図9】図8に示したゲートアンプの詳細回路図であ

る。

【符号の説明】

1 パワー素子

2 ゲートアンプ

3 制御回路

9 ゲート駆動用直流電源

18 ホトカアラ

18A LED

18B ホトカアラ

19 トランジスタ

40

